

ELEKTRONIK PRAXIS

www.elektronikpraxis.de

Wissen.
Impulse.
Kontakte.

November 2013

Leitartikel

MEV

CeramTec

POWERSEM

SiC-Leistungselektronik nach Kundenwunsch

Bei der Wahl des richtigen SiC-Moduls stehen neben dem Gehäuse vor allem das Substrat und die Aufbautechnik im Mittelpunkt. MEV sorgt für kundenoptimierte Produkte.

IEGT plus SiC: Hybrid-Ansatz für Wechselrichter

In die neuen IEGT-Module hat Toshiba SiC-SBDs integriert.

Seite 20

Parasitäre Induktivitäten in SiC-Anwendungen

Auf die richtige Auswahl der Kondensatoren kommt es an.

Seite 24

SiC-Bauteile in der elektrischen Antriebstechnik

Sind die Eigenschaften der SiC-Chips für alle Anwendungen nutzbar?

Seite 32

SiC
at
its best

by MEV



Kundenspezifische SiC-Module vom Design-In-Distributor

Bei der Wahl des richtigen SiC-Moduls stehen neben dem Gehäuse vor allem das Substrat und die Aufbautechnik im Mittelpunkt. Gemeinsam mit CeramTec und POWERSEM sorgt MEV für kundenoptimierte Produkte.

CHRISTOPHER ROCNEANU UND ROLAND DILSCH *

Die drei entscheidende Ziele in der Leistungselektronik sind die Miniaturisierung der Halbleiter bei gleichzeitiger Erhöhung der Leistungsdichte und Reduzierung der Verluste. Es gab in der Vergangenheit verschiedene Ansätze, diese Ziele zu erreichen. Ein Ansatz ist die Nutzung unterschiedlicher Materialien. Hier verdrängte Silizium das Germanium relativ schnell. Jetzt steht die Industrie mit den sogenannten Wide-Bandgap-Leistungshalbleitern vor einer neuen Revolution. Mit ihrer großen Bandlücke und guten thermischen Eigenschaften eignen sich SiC und GaN ideal für hohe Sperrspannungen, hohe Frequenzen und hohe Temperaturen. Aufgrund der Kostenstruktur (Yield und $\$/\text{cm}^2$) und der Figure of Merit der GaN-HEMTs (High Electron Mobility Transistor) wird GaN voraussichtlich unterhalb 1200 V sein Einsatzgebiet finden, während SiC ab Sperrspannungen von 1200 V sein Haupteinsatzfeld haben wird.

Ein weiterer Ansatz sind die verschiedenen Strukturen der Leistungsbaulemente. Mit der Einführung des IGBTs in den 80er Jahren, konnten die Vorteile von Bipolar-Transistor und MOSFET in einem Bauelement kombiniert werden. Der IGBT wird bei niedrigeren Schaltfrequenzen (unter 30 kHz) und bei hohen Sperrspannungen (über 1000 V) eingesetzt, während der MOSFET bei höheren Schaltfrequenzen (ab 20 kHz) und niedrigeren Sperrspannungen (unter 400 V) überlegen ist. In der Schnittmenge, in der sowohl MOSFET als auch IGBT eingesetzt werden könnten, kommt es zum einen auf die Applikation des Anwenders an. Zum anderen sind speziell für diese Bereiche entwickelte FETs wie SJFETs dominant im Markt vertreten.

* Christopher Rocneanu

... ist Field Application Engineer bei MEV Elektronik und

Roland Dilsch

... ist Applikationsingenieur bei CeramTec.

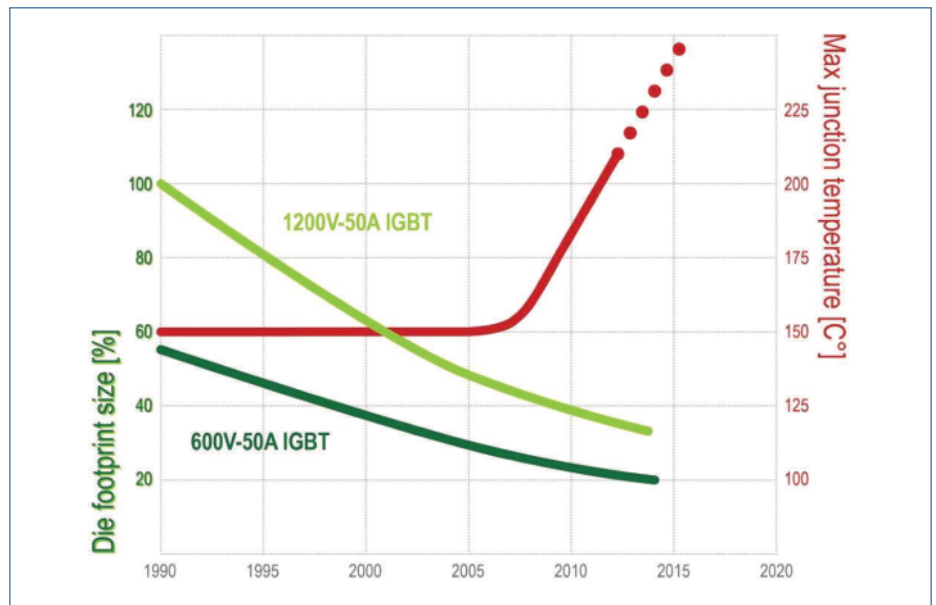


Bild 1: Die Entwicklung der Chip-Fläche in der Leistungselektronik.

Mit Einführung von SiC-bzw. GaN-Leistungshalbleitern beginnt die Suche nach der besten Struktur erneut. SiC-MOSFET, -JFET und -BJT sind bereits heute kommerziell verfügbar. Aufgrund der schnellen Adaptierbarkeit zeichnet sich ein Trend in der Branche zum MOSFET ab. CREE und andere große Hersteller setzen auf den Normally-off-MOSFET. Aufgrund der hohen Stromtragfähigkeit ist für andere Firmen der JFET (meist Normally-on) das bessere Bauelement. Das Problem der Normally-on-Struktur wird sowohl beim GaN-HEMT als auch beim SiC-JFET mit einem in Serie geschalteten Low-Voltage Si MOSFET (Kaskoden-Schaltung) gelöst. Als ein weiterer großer Player auf dem Markt setzt Fairchild mit dem BJT auf die bipolare Struktur.

Obwohl die Nutzung von SiC-Dioden und -Transistoren in einigen Applikationen schon weit fortgeschritten ist, gibt es für alle SiC-Leistungshalbleiter besonders zwei Probleme,

die es zu lösen gilt, um den Markt vollständig zu durchdringen: Preis und Gehäuse.

Auf diskreter Bauteilebene ist der Preis pro Bauelement verglichen mit Si-Leistungshalbleitern teurer, da die Produktion momentan auf 4-Zoll-SiC-Wafern begrenzt ist und SiC ein sehr teures Material ist. Mittelfristig wird es aber hier eine deutliche preisliche Verbesserung geben, da die Fläche eines SiC-MOSFETs deutlich kleiner ist als eines Si-IGBT und zum Beispiel CREE bei weiter ansteigender Nachfrage auf 6-Zoll-Wafer umstellen kann.

Mit der Einführung eines 1700 V/1 Ω -SiC-MOSFET (C2M1000170D) kann CREE sogar ein Bauteil anbieten, das preislich mit den Si-MOSFETs mit einer Sperrspannung größer 1200 V mithalten kann; und das bei besserer Performance. Weiterhin hat CREE neben der zweiten Generation des 1200-V/ 80-m Ω -MOSFETs nun auch die zweite Generation (C2M0160120D) des 1200-V/160-m Ω -

user2

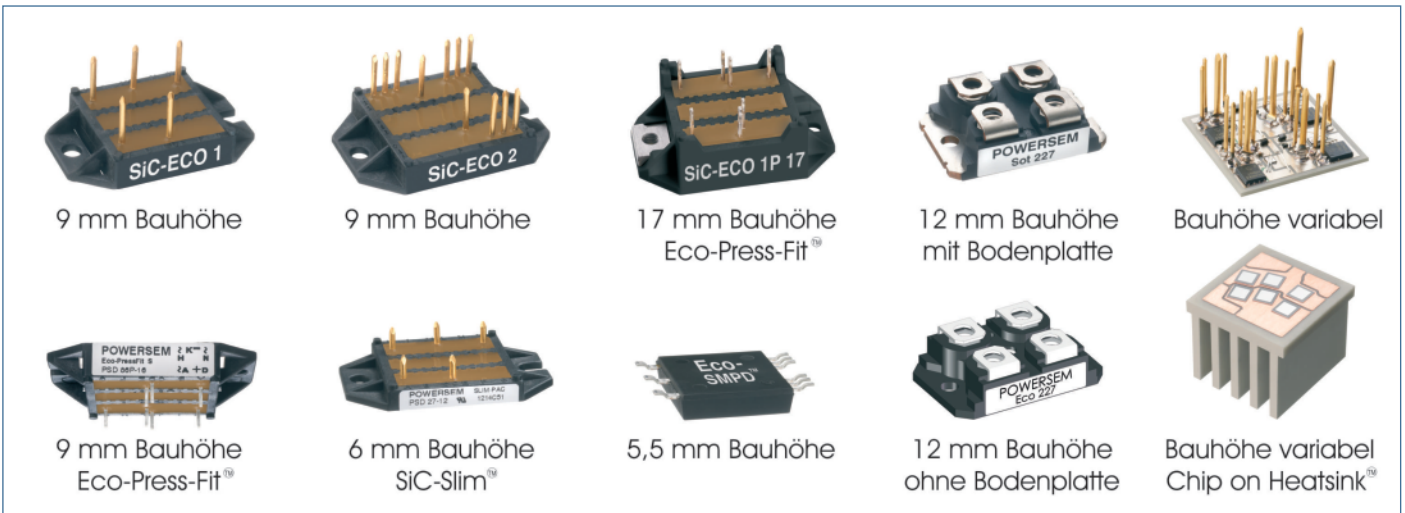


Bild 2: Eine Auswahl diverser Packages mit unterschiedlicher Bauhöhe von Powersem

MOSFETs auf den Markt gebracht. Bei dieser zweiten Generation der SiC-MOSFETs konnten durch reduzierte Chip-Fläche ein deutlich besserer Preis erreicht werden. Außerdem waren durch den erweiterten Eingangsbereich ($V_{GS} = -10 \text{ V} / +25 \text{ V}$) und geringere Kapazität ein schnelleres Abschalten sowie eine insgesamt bessere Performance erzielbar. Alle MOSFETs sind ab Lager beim Distributor MEV Elektronik Service verfügbar.

Vergleicht man den Preis des Bauteils bezogen auf die Systemgesamtkosten, dann gibt es in gewissen Applikationen neben einer deutlichen Reduzierung der Schaltverluste auch eine Reduktion der Kosten. Die durch die Eigenschaften der SiC-Technologie bedingten Vorteile wie höhere Schaltgeschwindigkeiten oder extrem niedrigere Verluste können beispielsweise zu Kostensparnissen im Bereich der Induktivität oder des Kühlkörpers führen.

Abgesehen vom Preis ist eine weitere entscheidende Eigenschaft das Gehäuse oder genauer gesagt die Aufbau- und Verbindungstechnik. Zum einen fordert der Markt die Adaptierung von Standardgehäusen, um den Aufwand und die Kosten eines Design-

ins zu reduzieren. Andererseits sind die verfügbaren Gehäuse für die Anforderungen und Möglichkeiten von SiC und GaN aufgrund unzureichender Wärmeabfuhr nur wenig geeignet.

Ein SiC-MOSFET hat bei gleichem $R_{DS(on)}$ eine etwa 33fach, respektive 10fach kleinere Chip-Fläche als ein Si-MOSFET oder Si-SJFET. Mit der Chip-Fläche verringert sich auch die Gate-Ladung Q_g und die gesamte Kapazität C , welche maßgeblich für die Verluste sind. Bild 1 zeigt die Entwicklung der Chip-Flächen in den vergangenen Jahren. Weil das Verhältnis Verlustleistung zu verfügbarer Modulfläche bei den Bauteilen stetig steigt, ist neben dem Wärmetransport weiterhin die Art der Kühlung (Luft, Flüssigkeit) wichtig. Auch hierzu sind jetzt verschiedene Packaging-Technologien und Chipträgersubstrate verfügbar. Seit 2013 arbeitet MEV mit der Firma POWERSEM GmbH zusammen, einem deutschen Hersteller und Innovator von kundenspezifischen SiC-Modulen.

Beim Eco-227 ist POWERSEM auf die Bedürfnisse der Kunden eingegangen, ohne die stark verbesserten Eigenschaften der SiC-Chips aus den Augen zu verlieren. Durch die

gleichen Gehäuse- und Montageabmessungen wie beim SOT-227 hat der Kunde eine optimale Adaptierbarkeit, ohne seine Produktion umstellen zu müssen. Dem Chip wird man gerecht, indem das Eco-227 ohne zusätzliche Bodenplatte aufgebaut wird. Weitere Beispiele sind das SiC-Eco 1, SiC-Eco 2 und SiC-Eco 3 mit 6 mm, 9 mm oder 17 mm Modul-Bauhöhe. Die SiC-Eco-Familie gibt es sowohl als lötbare Variante als auch als Einpress-Variante (Eco-Press-Fit). Ganz neu ist auch das Eco-SMPD-Gehäuse (Bild 2), welches sich gegenüber herkömmlichen TO-247- oder TO-264-Gehäusen durch niedrige parasitäre Kapazitäten, niedrigen thermischen Widerstand sowie eine hohe elektrische Isolation auszeichnet.

Weiterhin verfügt die Firma POWERSEM über die Möglichkeit, die „Chip-on-Heatsink“-Technologie in deren Modulkonzepten einzusetzen. Chip-on-Heatsink ist eine Innovation der Firma CeramTec GmbH. Als Hersteller von Hochleistungskeramiken ist CeramTec ein wichtiger Lieferant für die Leistungselektronik. Bei Chip-on-Heatsink wird auf eine keramische Bodenplatte eine Kupferschicht aufgebracht und eingesintert.

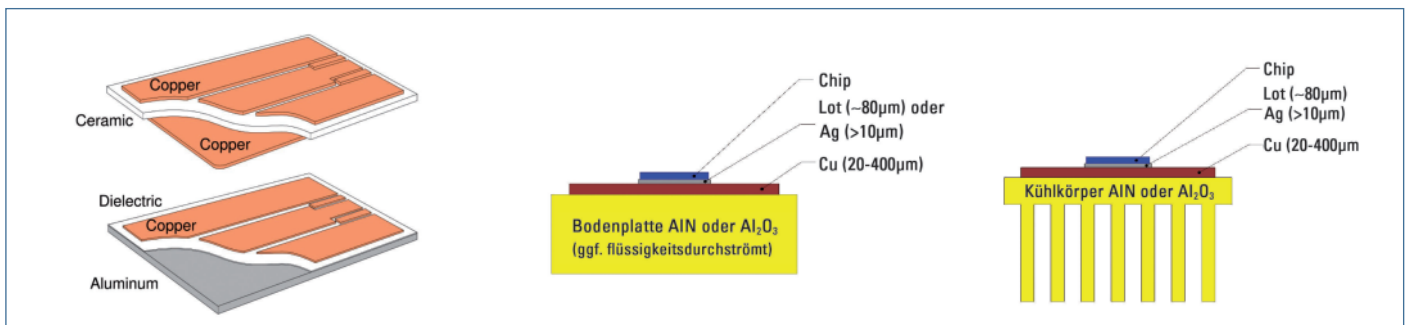


Bild 3: Aufbau DCB (links), Aufbau Structured Copper Technology (SCT) mit Bodenplatte oder Flüssigkühlung, SCT mit Kühlkörper

	Al ₂ O ₃	AlN	Si ₃ N ₄
Thermische Leitfähigkeit @20°C [W/mK]	24	180	90
Spannungsfestigkeit [KV/mm]	10	20	18
Wärmeausdehnungskoeffizient @20°C-300°C [ppm/K]	6,8	4,7	2,5
Kosten (Stand 2013)	gering	hoch	sehr hoch

Tabelle 1: Physikalische Eigenschaften und Kostenbewertung der verschiedenen Substrate.

Das Verfahren ist z.B. von der Dickschicht-technologie bekannt. Die Keramik ersetzt somit die bisherigen Bodenplatten aus Kupfer oder AlSiC und sorgt für die elektrische Isolation. Durch die Verwendung von Kupfer ergibt sich eine sehr gute elektrische und thermische Leitfähigkeit. Auf diese Kupferlage wird der Chip direkt aufgelötet. Durch dieses Verfahren entfällt eine Vielzahl von thermischen Widerständen. Die Kupferschicht kann je nach Anforderungen an die Stromtragfähigkeit und die Wärmespreizung bis zu 400 µm dick sein. Durch die innige Verbindung von Kupfer und Keramik ergibt sich je nach Layout eine leicht konvexe Bodenplatte, was der wärmeschlüssigen Montage auf einem Kühlkörper sehr entgegen kommt. Chip-on-Heatsink bietet ideale Voraussetzungen zur Reduzierung des thermischen Widerstandes, um SiC-Chips effizient zu entwärmen. Dies und die gegenüber den bisherigen Standard-Technologien etwa 10fach höhere thermische Zykliefähigkeit führen zu deutlichen Verbesserungen in der Leistungselektronik.

Die Bodenplatte kann dabei nicht nur als ebene Platte ausgeführt sein, sondern auch in Form eines Kühlkörpers mit integrierten Finnen für Konvektionskühlung. Da die Bodenplatte und die Finnen aus einem Teil bestehen, entfällt die sonst übliche Wärmeleitpaste oder die Lötung. Sollen noch höhere Verlustleistungen abgeführt werden, so erlaubt die Verwendung von Keramik den Bau hocheffizienter Flüssigkeitskühler. Auch hier ist die Kupferschicht direkt aufgebracht und bildet die Leiterbahnen, auf welche dies direkt und ohne weiteres Interface aufgelötet oder aufgesintert werden.

Übersicht und physikalische Eigenschaften von Substraten

Die drei meist verwendeten Substrate sind heutzutage Al₂O₃, AlN und Si₃N₄. Neben den Kosten sind auch die verschiedenen physikalischen Eigenschaften wie thermische Leitfähigkeit, Wärmekapazität, Wärmespreizung und der Wärmeausdehnungskoeffizient zu betrachten. Tabelle 1 zeigt eine Übersicht der physikalischen Eigenschaften und eine generelle Kostenübersicht für Al₂O₃, AlN

und Si₃N₄. Bei der thermischen Leitfähigkeit bedeutet ein größerer Wert eine größere Wärmeübertragung pro Zeiteinheit. Die Spannungsfestigkeit gibt an, welche maximale Feldstärke ein isolierendes Material unter bestimmten Bedingungen aushält, ohne seine isolierenden Eigenschaften zu verlieren. Der Wärmeausdehnungskoeffizient beschreibt die relative Längenänderung bei einer Veränderung der Temperatur.

Während die Kostenbewertung im Allgemeinen eindeutig für Al₂O₃ spricht, haben AlN und Si₃N₄ klare technische Vorteile gegenüber Al₂O₃. Die bessere thermische Leitfähigkeit von AlN gegenüber Si₃N₄ kann relativiert werden, da bei Si₃N₄ nur halb so dicke Substratschichten verwendet werden können. Ein weiter großer Vorteil von Si₃N₄ ist die größere thermische Wechsellastbeständigkeit. Die thermische Wechsellastbeständigkeit ist sehr stark abhängig von der eingesetzten Technologie.

Beim Direct Copper Bonded (DCB) oder Direct Bond Copper (DBC) wird auf einem Isolator (Keramik) in einem Hochtemperaturprozess Kupfer aufgebracht, welches dann sehr fest mit der Keramik verbunden ist (Bild 3). Die Schichtdicke des Kupfers beträgt dabei in der Regel 200 oder 300 µm, was die Möglichkeit für feine Strukturen ausschließt. Ähnlich verhält es sich mit AMB. Hier wird eine Kupferfolie vollflächig mittels eines Hochtemperatur-Lötprozesses fest mit einer Keramikplatte verbunden. Im Anschluss werden bei beiden Verfahren die Isolationsgräben herausgeätzt.

Bei SCT wird die Kupferschicht bis zu 400 µm auf einer keramischen Platte aufgebracht (Bild 3). Und zwar nur dort, wo es gewünscht ist. Durch die verwendeten Verfahren lassen sich nahezu beliebige Dicken herstellen. Es sind zudem auf einem Substrat Bereiche mit dünnen und sehr feinen Strukturen (100 µm Pitch) und Bereiche mit dickem Kupfer mit hoher Stromtragfähigkeit möglich. SCT stellt so eine Erweiterung der Dickschichttechnologie hin zu wesentlich höheren Strömen und Leistungen dar. // KU

MEV Elektronik Service
+49(0)5424 23400

Innovative Produkte und Lösungen für Power Applikationen

- Kompetente Beratung
- Fundierte Design-In Unterstützung
- Kundenspezifische Entwicklung
- Umfassender Service



POWERSEM




sps ipc drives
Nürnberg, 26.-28.11.2013
Stand 4A/226

IS-POWER - a division of
IS-LINE GmbH
Tel.: 089 / 374 288 87-0
E-Mail: info@is-power.de